

Министерство науки и высшего образования Российской Федерации
Муромский институт (филиал)
федерального государственного бюджетного образовательного учреждения высшего образования
**«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(МИ ВлГУ)**

Кафедра ЭиВТ

«УТВЕРЖДАЮ»
Заместитель директора по УР
_____ Д.Е. Андрианов
_____ 16.06.2020

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Схемотехника начала

Направление подготовки

09.03.01 Информатика и вычислительная техника

Профиль подготовки

Вычислительные машины, комплексы, системы и сети

Семестр	Трудоем- кость, час./зач. ед.	Лек- ции, час.	Практи- ческие занятия, час.	Лабора- торные работы, час.	Консуль- тация, час.	Конт- роль, час.	Всего (контак- тная работа), час.	СРС, час.	Форма промежу- точного контроля (экз., зач., зач. с оц.)
4	72 / 2	16	16	16	1,6	0,25	49,85	22,15	Зач.
Итого	72 / 2	16	16	16	1,6	0,25	49,85	22,15	

Муром, 2020 г.

1. Цель освоения дисциплины

Цель дисциплины: овладение студентами принципами построения и использования цифровых элементов в узлах и блоках ЭВМ.

Задачи дисциплины: рассмотрение вопросов функционирования и изучение эксплуатационных характеристик регистров, сумматоров, арифметико-логических устройств, счетчиков, дешифраторов, мультиплексоров, АЦП, ЦАП, модулей памяти и других простейших цифровых схем, рассмотрение вопросов взаимодействия узлов и блоков ЭВМ, построенных на основе этих схем, освоение современных систем схемотехнического проектирования ЭВМ.

2. Место дисциплины в структуре ОПОП ВО

Дисциплина «Схемотехника начала» базируется на знаниях, полученных студентами при изучении дисциплин «Информатика», «Теория автоматов». На дисциплине «Схемотехника начала» базируется изучение дисциплин: «Электротехника, электроника и схемотехника», «Архитектура МП и программирование на языке Ассемблер», «Микропроцессорные системы» и др.

3. Планируемые результаты обучения по дисциплине

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП (компетенциями и индикаторами достижения компетенций)

Формируемые компетенции (код, содержание компетенции)	Планируемые результаты обучения по дисциплине, в соответствии с индикатором достижения компетенции		Наименование оценочного средства
	Индикатор достижения средства компетенции	Результаты обучения по дисциплине	
ПК-1 Способен проектировать специализированные цифровые элементы и устройства вычислительной техники	ПК-1.1 Разрабатывает функциональные, структурные и электрические принципиальные схемы отдельных блоков и устройств вычислительной техники.	Знать подходы к разработке функциональных, структурных и электрических принципиальных схем отдельных блоков и устройств вычислительной техники. (ПК-1.1) Уметь выбирать элементный базис и проектировать схемы отдельных структурных блоков цифровых устройств вычислительной техники (ПК-1.1) Владеть навыками работы в системах моделирования и проектирования электрических схем цифровых устройств (ПК-1.1)	Вопросы к устному опросу, тест
ОПК-2 Способен понимать принципы работы современных информационных технологий и программных средств, в том числе отечественного производства, и использовать их при решении задач профессиональной деятельности;	ОПК-2.1 Понимает основы внутренней организации устройств вычислительных систем, методы синтеза и схемотехнического описания их отдельных структурных блоков.	Знать основы внутренней организации устройств вычислительных систем, методы синтеза и схемотехнического описания их отдельных структурных блоков. (ОПК-2.1) Уметь анализировать внутреннюю структурную организацию устройств вычислительной техники, уметь применять методы синтеза и схемотехнического описания отдельных структурных блоков цифровых устройств (ОПК-2.1)	Вопросы к устному опросу, тест

4. Структура и содержание дисциплины

Общая трудоемкость дисциплины составляет 2 зачетных единицы, 72 часа.

4.1. Форма обучения: очная

Уровень базового образования: среднее общее.

Срок обучения 4г.

4.1.1. Структура дисциплины

№ п/п	Раздел (тема) дисциплины	Семестр	Контактная работа обучающихся с педагогическим работником							Самостоятельная работа	Форма текущего контроля успеваемости (по неделям семестра), форма промежуточной аттестации(по семестрам)
			Лекции	Практические занятия	Лабораторные работы	Контрольные работы	КП / КР	Консультация	Контроль		
1	Аналоговая и цифровая обработка. Типы логик цифровых микросхем.	4	4	4						6	Защита отчетов, устный опрос
2	Комбинационные устройства.	4	4	4						8	Защита отчетов, устный опрос
3	Последовательностные устройства.	4	4	4	8					2	Защита отчетов, устный опрос
4	Применением микросхем АЦП, ЦАП. Индикация данных. Организация модулей памяти.	4	4	4	8					6,15	Защита отчетов, устный опрос
Всего за семестр		72	16	16	16			1,6	0,25	22,15	Зач.
Итого		72	16	16	16			1,6	0,25	22,15	

4.1.2. Содержание дисциплины

4.1.2.1. Перечень лекций

Семестр 4

Раздел 1. Аналоговая и цифровая обработка. Типы логик цифровых микросхем.

Лекция 1.

Введение в цифровую схемотехнику (2 часа).

Лекция 2.

Типы выходных каскадов цифровых микросхем. Типы логик микросхем (2 часа).

Раздел 2. Комбинационные устройства.

Лекция 3.

Дешифраторы. Шифраторы. Преобразователи кодов (2 часа).

Лекция 4.

Мультиплексоры. Демультимплексоры. Компараторы кодов (2 часа).

Раздел 3. Последовательностные устройства.

Лекция 5.

Последовательностные устройства. Регистры (2 часа).

Лекция 6.

Последовательностные устройства. Счетчики и делители частоты (2 часа).

Раздел 4. Применением микросхем АЦП, ЦАП. Индикация данных. Организация модулей памяти.

Лекция 7.

АЦП и ЦАП (2 часа).

Лекция 8.

Модули памяти в схемотехнике (2 часа).

4.1.2.2. Перечень практических занятий

Семестр 4

Раздел 1. Аналоговая и цифровая обработка. Типы логик цифровых микросхем.

Практическое занятие 1

Синтез комбинационных схем по таблицам истинности. Сравнительный анализ типов логик цифровых микросхем (2 часа).

Практическое занятие 2

Синтез триггерных схем. Асинхронные и синхронные триггеры. Синтез двойных триггеров (2 часа).

Раздел 2. Комбинационные устройства.

Практическое занятие 3

Синтез шифраторов и дешифраторов. Полная и неполная шифрация и дешифрация (2 часа).

Практическое занятие 4

Синтез мультиплексоров и демультимплексоров (2 часа).

Раздел 3. Последовательностные устройства.

Практическое занятие 5

Преобразователи кодов. Коды ССИ. Код Джонсона (2 часа).

Практическое занятие 6

Разработка простейшего микроконтроллера (2 часа).

Раздел 4. Применением микросхем АЦП, ЦАП. Индикация данных. Организация модулей памяти.

Практическое занятие 7

Основы применения микросхем АЦП и ЦАП (2 часа).

Практическое занятие 8

Словарная и одноразрядная организация модулей памяти (2 часа).

4.1.2.3. Перечень лабораторных работ

Семестр 4

Раздел 3. Последовательностные устройства.

Лабораторная 1.

Последовательностные устройства. Регистры (4 часа).

Лабораторная 2.

Последовательностные устройства. Счетчики и делители частоты (4 часа).

Раздел 4. Применением микросхем АЦП, ЦАП. Индикация данных. Организация модулей памяти.

Лабораторная 3.

Разработка модулей памяти (4 часа).

Лабораторная 4.

Подключение светодиодных индикаторов (4 часа).

4.1.2.4. Перечень тем и учебно-методическое обеспечение самостоятельной работы

Перечень тем, вынесенных на самостоятельное изучение:

1. Ключевой режим работы активных элементов в цифровых схемах. Работа цифровых элементов в составе узлов и устройств: типы выходных каскадов, цепи питания, согласование связей. Элементы задержки, формирователи импульсов, элементы индикации, оптоэлектронные развязки.
2. Асинхронная и синхронная RS-защелки, синхронная D-защелка. RS-триггер, D-триггер. Регистры. Регистровые файлы.
3. Синхронизация в цифровых устройствах; риски сбоя в комбинационных и последовательных схемах.
4. ИС с точки зрения их сложности. ИС с точки зрения их проектирования.
5. Типовые функциональные узлы комбинационной логики. Комбинационный сумматор. Интегральные цифровые схемы комбинационного типа: мультиплексоры; дешифраторы; сумматоры.
6. Интегральные цифровые схемы со структурами последовательного типа: регистры, счетчики, распределители. Типовые функциональные узлы комбинационной логики. Синтез схем произвольной комбинационной логики.
7. Полупроводниковая последовательная память. Проблемы повышения степени интеграции БИС/СБИС.
8. Схемотехника запоминающих устройств: статические, динамические, масочные, прожигаемые запоминающие устройства. Логические, запоминающие и буферные элементы.
9. Структурная схема и устройство микропроцессора. Схема включения. Основные режимы работы. Архитектура микропроцессорного устройства.
10. Типовые функциональные узлы комбинационной логики. АЛУ. Синтез схем произвольной комбинационной логики. Многоуровневая организация цифровой ВС.

Для самостоятельной работы используются методические указания по освоению дисциплины и издания из списка приведенной ниже основной и дополнительной литературы.

4.1.2.5. Перечень тем контрольных работ, рефератов, ТР, РГР, РПР

Не планируется.

4.1.2.6. Примерный перечень тем курсовых работ (проектов)

Не планируется.

5. Образовательные технологии

В процессе изучения дисциплины Схемотехника начала применяется контактная технология преподавания (за исключением самостоятельно изучаемых студентами вопросов). При проведении практических и лабораторных работ применяется имитационный или симуляционный подход. Шаги решения задач студентам демонстрируются при помощи мультимедийной техники. В дальнейшем студенты самостоятельно решают аналогичные задания в соответствии с выданными преподавателем вариантами.

6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины.

Фонды оценочных материалов (средств) приведены в приложении.

7. Учебно-методическое и информационное обеспечение дисциплины.

7.1. Основная учебно-методическая литература по дисциплине

1. Новиков Ю.В. Введение в цифровую схемотехнику [Электронный ресурс]/ Новиков Ю.В.— Электрон. текстовые данные.— М.: Интернет-Университет Информационных

Технологий (ИНТУИТ), 2020.— 392 с. - <http://www.iprbookshop.ru/52187> (дата обращения: 26.11.2022)

2. Схемотехника начала: Практикум для студентов образовательной программы 09.03.01 Информатика и вычислительная техника / сост. Белов А.А. [Электронный ресурс]. – Электрон.текстовые дан. (1,2 Мб). - Муром: МИ ВлГУ, 2019 - https://www.mivlgu.ru/iop/pluginfile.php/21725/mod_resource/content/1/0321903524%281%29-%D1%81%D1%85%D0%B5%D0%BC%D0%BE%D1%82%D0%B5%D1%85%D0%BD%D0%B8%D0%BA%D0%B0%20%D0%BD%D0%B0%D1%87%D0%B0%D0%BB%D0%B0.pdf (дата обращения 26.11.2022)

3. Суханова, Н. В. Электроника и схемотехника. Практикум : учебное пособие / Н. В. Суханова. — Воронеж : Воронежский государственный университет инженерных технологий, 2020. — 80 с. — ISBN 978-5-00032-472-1. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. - <https://www.iprbookshop.ru/106457.html> (дата обращения 26.11.2022)

7.2. Дополнительная учебно-методическая литература по дисциплине

1. Угрюмов Е.П. Цифровая схемотехника: учебное пособие [Гриф] / Угрюмов Е.П. - 2-е изд., перераб. и доп.. - СПб.: БХВ-Петербург, 2007. - 800с. - 40 экз.

2. Журнал "Проектирование и технология электронных средств". - <http://elibrary.ru/contents.asp?titleid=9013>

7.3. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень программного обеспечения и информационных справочных систем

В образовательном процессе используются информационные технологии, реализованные на основе информационно-образовательного портала института (www.mivlgu.ru/iop), и инфокоммуникационной сети института:

- предоставление учебно-методических материалов в электронном виде;
- взаимодействие участников образовательного процесса через локальную сеть института и Интернет;
- предоставление сведений о результатах учебной деятельности в электронном личном кабинете обучающегося.

Информационные справочные системы:

1. Электронный учебный курс "Введение в цифровую электронику". (<http://www.intuit.ru/studies/courses/588/444/info>)

2. Электронный учебный курс "Введение в цифровую схемотехнику". (<http://www.intuit.ru/studies/courses/104/104/info>)

Программное обеспечение:

Microsoft Office Professional Plus 2013 Open License Pack No Level Academic Edition (Договор поставки №СЧ-С-4278 от 06.10.2014 года)

MATLAB Classroom 100-149 Group All Platform Licenses (Государственный контракт №2.6.6.1 на закупку, установку, апробацию и внедрение современных средств САПР и библиотек проектирования от 20.11.2008 года)

Google Chrome (Лицензионное соглашение Google)

Mozilla Firefox (MPL)

Microsoft Windows 7 Professional (Программа Microsoft Azure Dev Tools for Teaching (Order Number: IM126433))

Облачный сервис Draw.io

Kaspersky Anti-Virus Suite для WKS и FS (Лицензия от 02.02.2021)

Adobe Acrobat Reader DC (Общие условия использования продуктов Adobe)

StarUML (Proprietary commercial software (formerly GNU GPL))

Arduino IDE (LGPL)

7.4. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины

iprbookshop.ru
mivlgu.ru
elibrary.ru
intuit.ru
mivlgu.ru/iop

8. Материально-техническое обеспечение дисциплины

Лаборатория систем автоматизированного проектирования
Компьютеры Kraftway Credo KC 36; Проектор ACER P1100 DLP Projector EMEA;
Экран настенный; Акустическая система; Интерактивная доска Hitachi StarBoard FX-82W.

9. Методические указания по освоению дисциплины

Для успешного освоения теоретического материала обучающийся: знакомится со списком рекомендуемой основной и дополнительной литературы; уточняет у преподавателя, каким дополнительным пособиям следует отдать предпочтение; ведет конспект лекций и прорабатывает лекционный материал, пользуясь как конспектом, так и учебными пособиями.

На практических занятиях пройденный теоретический материал подкрепляется решением задач по основным темам дисциплины. Занятия проводятся в компьютерном классе, используя специальное программное обеспечение. Каждой подгруппе обучающихся преподаватель выдает задачу, связанную с разработкой разнообразных схмотехнических решений вычислительных устройств и модулей. В конце занятия обучающие демонстрируют полученные результаты преподавателю и при необходимости делают работу над ошибками.

До выполнения лабораторных работ обучающийся изучает соответствующий раздел теории. Перед занятием студент знакомится с описанием заданий для выполнения работы, внимательно изучает содержание и порядок проведения лабораторной работы. Лабораторная работа проводится в компьютерном классе. Обучающиеся выполняют индивидуальную задачу разработки схем функциональных узлов ЭВМ в соответствии с заданием на лабораторную работу. Полученные результаты исследований сводятся в отчет и защищаются по традиционной методике в классе на следующем лабораторном занятии. Необходимый теоретический материал, индивидуальное задание, шаги выполнения лабораторной работы и требование к отчету приведены в методических указаниях, размещенных на информационно-образовательном портале института.

Самостоятельная работа оказывает важное влияние на формирование личности будущего специалиста, она планируется обучающимся самостоятельно. Каждый обучающийся самостоятельно определяет режим своей работы и меру труда, затрачиваемого на овладение учебным содержанием дисциплины. Он выполняет внеаудиторную работу и изучение разделов, выносимых на самостоятельную работу, по личному индивидуальному плану, в зависимости от его подготовки, времени и других условий.

Форма заключительного контроля при промежуточной аттестации – зачет. Для проведения промежуточной аттестации по дисциплине разработаны фонд оценочных средств и балльно-рейтинговая система оценки учебной деятельности студентов. Оценка по дисциплине выставляется в информационной системе и носит интегрированный характер, учитывающий результаты оценивания участия студентов в аудиторных занятиях, качества и своевременности выполнения заданий в ходе изучения дисциплины и промежуточной аттестации.

Программа составлена в соответствии с требованиями ФГОС ВО по направлению *09.03.01 Информатика и вычислительная техника* и профилю подготовки *Вычислительные машины, комплексы, системы и сети*

Рабочую программу составил к.т.н., доцент *Белов А.А.*_____

Программа рассмотрена и одобрена на заседании кафедры *ЭиВТ* протокол № 24 от 27.05.2020 года.

Заведующий кафедрой *ЭиВТ* _____*Кропотов Ю.А.*
(Подпись)

Рабочая программа рассмотрена и одобрена на заседании учебно-методической комиссии факультета ФРЭКС

протокол № 9 от 11.06.2020 года.

Председатель комиссии ФРЭКС _____ *Белов А.А.*
(Подпись)

Лист актуализации рабочей программы дисциплины

Программа одобрена на 2021/2022 учебный год.

Протокол заседания кафедры № 32 от 19.05.2021 года.

Заведующий кафедрой ЭиВТ _____ *Белов А.А.*
(Подпись)

Программа одобрена на 2022/2023 учебный год.

Протокол заседания кафедры № 34 от 11.05.2022 года.

Заведующий кафедрой ЭиВТ _____ *Белов А.А.*
(Подпись)

Программа одобрена на _____ учебный год.

Протокол заседания кафедры № _____ от _____ 20__ года.

Заведующий кафедрой _____
(Подпись) _____ (Ф.И.О.)

Фонд оценочных материалов (средств) по дисциплине
Схемотехника начала

1. Оценочные материалы для проведения текущего контроля успеваемости по дисциплине

Примерные тестовые вопросы для проведения текущего контроля знаний студентов.

1. Какой из сигналов считается цифровым?
 - 1) Не изменяющийся во времени
 - 2) Определенный на всем временном промежутке рассмотрения и принимающий любые значения
 - 3) Представленный в виде дискретный отсчетов, квантованных по уровню
 - 4) Электрический сигнал
2. Какие недостатки можно выделить у аналоговых сигналов и устройств (3 ответа)
 - 1) Максимально полно отображают исходный процесс
 - 2) Технические характеристики устройств заметно меняются во времени
 - 3) Передача данных возможна на короткие расстояния
 - 4) Сильно влияют перекрестные помехи, наводки а также внутренние шумы.
3. Какой модели представления устройств не существует
 - 1) Логической модели
 - 2) Физической модели
 - 3) Модели с учетом временных параметров
 - 4) Модели с учетом электрических параметров
4. Какие имеются базовые виды схем
 - 1) Электрические-принципиальные
 - 2) Функциональные
 - 3) Логические
 - 4) Структурные
5. Какое напряжение питания используется для микросхем ТТЛ логики
 - 1) +3,3 В
 - 2) +12 В
 - 3) +5 В
 - 4) +10 В
6. Какой уровень напряжения имеет сигнал логической «1» в ТТЛ-логике
 - 1) $0,5 U_{cc}$
 - 2) U_{cc}
 - 3) -3..-15 В
 - 4) +25 В
7. Какой уровень напряжения соответствует логическому «0» в ТТЛ.
 - 1) 0-2,4 В
 - 2) 0-0,8 В
 - 3) 2,4 – 5 В
 - 4) 0-1,3
8. Чем отличается ТТЛШ логика от ТТЛ (2 ответа)
 - 1) Повышенной помехозащищенностью выходного сигнала
 - 2) Сниженным коэффициентом разветвления

- 3) Более высоким быстродействием
- 4) Высоким потреблением электроэнергии

9. В каком типе логики используются многоэмиттерные транзисторные ключи

- 1) ДТЛ
- 2) КМПОП
- 3) ТТЛ
- 4) ЭСЛ

10. Как обозначается корпус микросхемы из керамики с двухрядным вертикальным расположением выводов

- 1) DIP
- 2) DIL
- 3) DIC
- 4) Flat

11. Какой тип выходного каскада микросхемы нужно использовать, чтобы обеспечить высокий уровень тока логического нуля на выходе.

- 1) ОК – открытый коллектор
- 2) ОЭ – открытый эмиттер
- 3) 3С – с тремя состояниями
- 4) 2С – с двумя состояниями

12. Какой тип выходного каскада микросхемы нужно использовать, чтобы обеспечить высокий уровень тока логической единицы на выходе.

- 1) ОК – открытый коллектор
- 2) ОЭ – открытый эмиттер
- 3) 3С – с тремя состояниями
- 4) 2С – с двумя состояниями

13. Какого состояния нет у микросхемы, имеющей тип выходного каскада «с 3 состояниями»

- 1) Логический 0
- 2) Логическая 1
- 3) Высокий уровень тока логической 1 и низкий уровень тока логического 0
- 4) Нет тока логического 0 и 1

14. Какой организации связей между отдельными блоками цифрового устройства не существует.

- 1) Классической
- 2) Шинной
- 3) Мультиплексированной
- 4) Распределенной

15. Какой из вариантов соответствует избыточному кодированию

- 1) Исходное количество бит = 8, а результирующее = 10
- 2) Исходное количество бит = 8, а результирующее = 6
- 3) Исходное количество бит = 8, а результирующее = 8
- 4) Исходное количество бит = 8, а результирующий код 1 байтный

16. Какой из триггеров относится к классу счетных

- 1) RS
- 2) D
- 3) T

4) JK

17. Какие сигналы на входах JK триггера переводят его в счетный режим

- 1) 00
- 2) 01
- 3) 11
- 4) 10

18. Если на прямой вход синхронизации триггера подать лог. 0, то триггер работает в режиме

- 1) Установка в 0
- 2) Счетный режим
- 3) Хранение
- 4) Установка в 1

19. Если полный дешифратор имеет число входов, равное 5, то количество выходов дешифратора равно

- 1) 5
- 2) 16
- 3) 31
- 4) 32

20. Если у шифратора количество выходов равно 3, то количество его входов равно

- 1) 1
- 2) 8
- 3) 3
- 4) 16

21. Сколько минимум адресных входов должен содержать мультиплексор $13 \rightarrow 1$

- 1) 1
- 2) 13
- 3) 3
- 4) 4

22. На сколько разрядов (и в каком направлении) должна сдвинуться кодовая комбинация в сдвиговом регистре, чтобы обеспечить её умножение на 8

- 1) На 5 разрядов в сторону старших
- 2) На 3 разряда в сторону старших
- 3) На 4 разряда в сторону младших
- 4) На 8 разрядов в сторону старших

23. В реверсивном регистре выход промежуточных триггеров связан:

- 1) Только с входом триггера более старшего разряда
- 2) Только с входом триггера более младшего разряда
- 3) Только с входами триггеров соседних разрядов
- 4) С входами всех остальных триггеров

24. Какую операцию невозможно реализовать на регистре

- 1) Сложение с заданным кодом
- 2) Поразрядные логические комбинации
- 3) Умножение и деление записанной кодовой комбинации на 2^n
- 4) Преобразование последовательного кода в параллельный

25. Каких регистров по способу ввода – вывода информации не существует

- 1) Параллельных
- 2) Комбинированных
- 3) Последовательных
- 4) Реверсивных

26. Какой максимальный модуль счета будет у двоичного счетчика, построенного на 8 JK – триггерах

- 1) 128
- 2) 511
- 3) 255
- 4) 512

27. Какая кодовая комбинация на информационных (A и B) и входе переноса (PI) обеспечит формирование единичных сигналов суммы (S) и сигнала переноса (PO)

- 1) A=1, B=1, PI=0
- 2) A=1, B=1, PI=1
- 3) A=1, B=0, PI=1
- 4) A=0, B=1, PI=1

28. Чем отличается схема полусумматора от схемы полного сумматора

- 1) Наличием выхода сигнала переноса
- 2) Наличием входа сигнала переноса
- 3) Наличием выхода результирующей суммы
- 4) Наличием 2 информационных входов

29. В каких типах микросхем памяти используется процедура регенерации (2 ответа)

- 1) SRAM
- 2) SDRAM
- 3) DDR SDRAM
- 4) Flash

30. Какой из типов АЦП обеспечивает максимальное быстродействие

- 1) АЦП последовательного приближения
- 2) Параллельные АЦП
- 3) Сигма-дельта АЦП
- 4) Конвейерные АЦП

31. Сколько разрядов (минимально) должен иметь регистр, если в него можно записать десятичное число 201

- 1) 7
- 2) 4
- 3) 8
- 4) 9

32. При какой комбинации управляющих сигналов на входе тактируемого регистра (срабатывающего по переднему фронту сигнала) в него будет записана кодовая комбинация с информационных входов

- 1) -WE (write enable) = 0, C = 0
- 2) -WE (write enable) = 1, C = 1
- 3) -WE (write enable) = 0, C = 0->1
- 4) -WE (write enable) = 1, C = 0->1

33. На сколько разрядов, и в каком направлении необходимо сдвинуть кодовую комбинацию, записанную в сдвиговый реверсивный регистр, чтобы умножить числовой код на 16

- 1) Вправо на 3 разряда
- 2) Влево на 4 разряда
- 3) Вправо на 16 разрядов
- 4) Влево на 3 разряда

34. В какую минимально возможную начальную кодовую комбинацию необходимо установить вычитающий 4 разрядный счетчик, чтобы он смог досчитать до 13 (десятичное)

- 1) 1111
- 2) 1011
- 3) 1100
- 4) 1110

35. Какой из счетчиков обеспечивает минимальное быстродействие

- 1) Счетчик со сквозным переносом
- 2) Счетчик с последовательным переносом
- 3) Счетчик с параллельным переносом
- 4) Реверсивный счетчик

36. Сколько 4 разрядных суммирующих счетчиков необходимо каскадно включить, чтобы обеспечить досчет до 1000.

- 1) 2
- 2) 3
- 3) 4
- 4) 5

37. Имеется линия, по которой передаются тактовые импульсы с частотой в 16 МГц, сколько разрядов должен иметь делитель частоты, для снижения частоты импульсов до 500 КГц.

- 1) 4
- 2) 5
- 3) 6
- 4) 7

38. Какое десятичное число будет соответствовать кодовой комбинации на выходах 4 разрядного сумматора, если на входы подаются комбинации $A=1001$ и $B=0010$. Кроме этого на входе переноса активный сигнал.

- 1) 10
- 2) 12
- 3) 14
- 4) 13

39. На входы приоритетного шифратора X_0-X_4 подаются следующие сигналы X_0 11010 X_4 . Каким будет результирующий двоичный код на выходах.

- 1) мл.разр. 110 ст.разр.
- 2) мл.разр. 101 ст.разр.
- 3) мл.разр. 010 ст.разр.
- 4) мл.разр. 011 ст.разр.

40. Какое количество дешифраторов 2-4 необходимо каскадно включить, чтобы получилась схема шифрации 4-16.

- 1) 2
- 2) 4
- 3) 5
- 4) 8

41. Какой модуль счета будет у 3 разрядного счетчика

- 1) 7
- 2) 13
- 3) 9
- 4) 2

42. На сколько будет поделена входная частота с помощью 6 разрядного делителя частоты

- 1) 10
- 2) 63
- 3) 31
- 4) 30

43. Какой объем в Мбайтах имеет микросхема памяти, если количество её адресных входов составляет 12, а ширина шины данных 32 бита

- 1) 0,04 МБайт
- 2) 0,002 Мбайт
- 3) 2 МБайт
- 4) 16 МБайт

44. Сколько 3 разрядных регистров необходимо каскадно включить, чтобы можно было на выходной объединенной шине получить шестнадцатеричное число A1

- 1) 2
- 2) 3
- 3) 4
- 4) 5

45. В сдвиговом кольцевом регистре было записано десятичное число 155. Какое десятичное число будет сформировано на информационных выходах регистра после сдвига кодовой комбинации на 3 разряда вправо

- 1) 190
- 2) 220
- 3) 210
- 4) 230

46. Какая кодовая комбинация будет на выходах кольцевого счетчика Джонсона, после 3 счетного импульса воспринятого счетчиком.

- 1) Старш. разр. 0101 Младш. разр.
- 2) Старш. разр. 0011 Младш. разр.
- 3) Старш. разр. 1000 Младш. разр.
- 4) Старш. разр. 0111 Младш. разр.

47. Каскадно объединив 2 счетчика, состоящих каждый из 4 Т- триггеров, каких модулей счета можно достичь

- 1) До 200
- 2) До 100
- 3) До 300
- 4) До 500

48. Дан 4 разрядный сумматор какая кодовая комбинация будет на выходах S сумматора, если на входы группы А подается 10-е число 3, а на входы группы В подается 16-ричное число E

- 1) S0 1011 S3
- 2) S0 1110 S3
- 3) S0 1010 S3
- 4) S0 1100 S3

49. Какую кодовую комбинацию необходимо подать на адресные входы a1-a8 каскадно включенных дешифраторов, чтобы активным стал выход Q14

- 1) a1-a8 = 0111
- 2) a1-a8 = 1000
- 3) a1-a8 = 1011
- 4) a1-a8 = 1001

50. Известно, что сигнал с единственного входа демультиплексора появился на выходе у30. Какой адрес был подан

- 1) a0-a4 = 00010
- 2) a4-a0 = 11110
- 3) a0-a4 = 11110
- 4) a4-a0 = 01110

Перечень тем и контрольных вопросов для устного опроса обучающихся

- 1. Основы передачи и обработки аналоговых и цифровых сигналов.
- 2. Уровни и модели представления цифровых устройств. Основные параметры и характеристики ИС.
- 3. Виды схем цифровых устройств.
- 4. Основные обозначения используемые в схемах, изображение шин. Система обозначений цифровых микросхем.
- 5. Схемотехника ТТЛ.
- 6. Быстродействующие схемы ТТЛШ. Транзистор Шоттки.
- 7. Схемотехника ЭСЛ.
- 8. Схемотехника КМОП.
- 9. Сравнительный анализ используемых в схемотехнике типов логик.
- 10. Входные и выходные каскады микросхем. Типы корпусов микросхем.
- 11. Разновидности выходных каскадов. Стандартный выход с двумя состояниями.
- 12. Разновидности выходных каскадов. Выход с открытым коллектором.
- 13. Разновидности выходных каскадов. Выход с открытым эмиттером.
- 14. Разновидности выходных каскадов. Выход с тремя состояниями.
- 15. Объединение выходов цифровых микросхем.
- 16. Организация связей между устройствами. Классическая, шинная и мультиплексированная организация.
- 17. Способы кодирования информации. Потенциальный, импульсный коды.
- 18. Кодирование, повышающее помехозащищенность устройств и интерфейсов передачи данных.
- 19. Параллельные и последовательные интерфейсы взаимодействия устройств.
- 20. Применение логических элементов (НЕ, И, ИЛИ, ИЛИ-НЕ, И-НЕ, исключающее ИЛИ) в схемотехнике.
- 21. Простейшие последовательные устройства. Триггеры. Основные параметры триггерных схем.
- 22. Триггеры. RS-триггер. Синхронные и асинхронные триггеры
- 23. Триггеры. JK-триггер. Синхронные и асинхронные триггеры
- 24. Триггеры. T-триггер. Синхронные и асинхронные триггеры
- 25. Триггеры. D-триггер. Синхронные и асинхронные триггеры

26. Двойные триггеры. Синхронные и асинхронные триггеры
27. Комбинационные устройства. Шифраторы.
28. Комбинационные устройства. Дешифраторы.
29. Комбинационные устройства. Мультиплексоры.
30. Комбинационные устройства. Демультимплексоры.
31. Комбинационные устройства. Преобразователи кодов.
32. Преобразователь двоичного кода в код Джонсона.
33. Преобразователь двоичного кода в код Грея.
34. Преобразователь двоичного кода в код семисегментного индикатора.
35. Регистры. Регистры хранения.
36. Регистры. Регистры сдвига. Реверсивные сдвиговые регистры.
37. Кольцевые регистры. Применение регистров при арифметических операциях.
38. Счетчики импульсов. Основные определения и виды.
39. Асинхронные счетчики.
40. Синхронные счетчики.
41. Двоичные и двоично-десятичные счетчики.
42. Суммирующие и вычитающие счетчики.
43. Кольцевые счетчики и счетчики Джонсона.
44. Реверсивные счетчики.
45. Классификация ЗУ.
46. Основные параметры ЗУ.
47. Статические ОЗУ. SRAM
48. Одноразрядная организация памяти.
49. Словарная организация памяти.
50. Динамические ОЗУ. DRAM
51. ПЗУ(ROM). РПЗУ с электрическим и ультрафиолетовым стиранием.
52. Flash-память.
53. АЦП. Микросхемы и принципы АЦП.
54. ЦАП. Микросхемы и принципы ЦАП.
55. Основы организации микроконтроллеров.
56. Организация ввода-вывода данных.
57. АЛУ. Реализация логических и арифметических операций.
58. Сумматор. Полусумматор.
61. Расчет быстродействия проектируемых ИС.
62. Компараторы кодов.

Общее распределение баллов текущего контроля по видам учебных работ для студентов

Рейтинг-контроль 1	Устный опрос 3 вопроса, промежуточный тест, 1 лабораторная работа, 3 практические работы.	20
Рейтинг-контроль 2	Устный опрос 3 вопроса, промежуточный тест, 2 лабораторные работы, 4 практические работы.	35
Рейтинг-контроль 3	Устный опрос 3 вопроса, промежуточный тест, 1 лабораторная работа, 3 практические работы.	20
Посещение занятий студентом		10

Дополнительные баллы (бонусы)		5
Выполнение семестрового плана самостоятельной работы		10

2. Промежуточная аттестация по дисциплине

Перечень вопросов к экзамену / зачету / зачету с оценкой.

Перечень практических задач / заданий к экзамену / зачету / зачету с оценкой (при наличии)

Примерные вопросы для проведения устной части зачета.

1. Основы передачи и обработки аналоговых и цифровых сигналов.
2. Уровни и модели представления цифровых устройств. Основные параметры и характеристики ИС.
3. Виды схем цифровых устройств.
4. Основные обозначения используемые в схемах, изображение шин. Система обозначений цифровых микросхем.
5. Схемотехника ТТЛ.
6. Быстродействующие схемы ТТЛШ. Транзистор Шоттки.
7. Схемотехника ЭСЛ.
8. Схемотехника КМОП.
9. Сравнительный анализ используемых в схемотехнике типов логик.
10. Входные и выходные каскады микросхем. Типы корпусов микросхем.
11. Разновидности выходных каскадов. Стандартный выход с двумя состояниями.
12. Разновидности выходных каскадов. Выход с открытым коллектором.
13. Разновидности выходных каскадов. Выход с открытым эмиттером.
14. Разновидности выходных каскадов. Выход с тремя состояниями.
15. Объединение выходов цифровых микросхем.
16. Организация связей между устройствами. Классическая, шинная и мультиплексированная организация.
17. Способы кодирования информации. Потенциальный, импульсный коды.
18. Кодирование, повышающее помехозащищенность устройств и интерфейсов передачи данных.
19. Параллельные и последовательные интерфейсы взаимодействия устройств.
20. Применение логических элементов (НЕ, И, ИЛИ, ИЛИ-НЕ, И-НЕ, исключающее ИЛИ) в схемотехнике.
21. Простейшие последовательные устройства. Триггеры. Основные параметры триггерных схем.
22. Триггеры. RS-триггер. Синхронные и асинхронные триггеры
23. Триггеры. JK-триггер. Синхронные и асинхронные триггеры
24. Триггеры. T-триггер. Синхронные и асинхронные триггеры
25. Триггеры. D-триггер. Синхронные и асинхронные триггеры
26. Двойные триггеры. Синхронные и асинхронные триггеры
27. Комбинационные устройства. Шифраторы.
28. Комбинационные устройства. Дешифраторы.
29. Комбинационные устройства. Мультиплексоры.
30. Комбинационные устройства. Демультимплексоры.
31. Комбинационные устройства. Преобразователи кодов.
32. Преобразователь двоичного кода в код Джонсона.
33. Преобразователь двоичного кода в код Грея.
34. Преобразователь двоичного кода в код семисегментного индикатора.
35. Регистры. Регистры хранения.

36. Регистры. Регистры сдвига. Реверсивные сдвиговые регистры.
37. Кольцевые регистры. Применение регистров при арифметических операциях.
38. Счетчики импульсов. Основные определения и виды.
39. Асинхронные счетчики.
40. Синхронные счетчики.
41. Двоичные и двоично-десятичные счетчики.
42. Суммирующие и вычитающие счетчики.
43. Кольцевые счетчики и счетчики Джонсона.
44. Реверсивные счетчики.
45. Классификация ЗУ.
46. Основные параметры ЗУ.
47. Статические ОЗУ. SRAM
48. Одноразрядная организация памяти.
49. Словарная организация памяти.
50. Динамические ОЗУ. DRAM
51. ПЗУ(ROM). РПЗУ с электрическим и.ультрафиолетовым стиранием.
52. Flash-память.
53. АЦП. Микросхемы и принципы АЦП.
54. ЦАП. Микросхемы и принципы ЦАП.
55. Основы организации микроконтроллеров.
56. Организация ввода-вывода данных.
57. АЛУ. Реализация логических и арифметических операций.
58. Сумматор. Полусумматор.
61. Расчет быстродействия проектируемых ИС.
62. Компараторы кодов.

Методические материалы, характеризующих процедуры оценивания

На основе типовых заданий программным комплексом информационно-образовательного портала МИ ВлГУ формируются в автоматическом режиме тестовые задания для студентов: три вопроса из блока 1, три вопроса из блока 2 и один вопрос из блока 3. Программный комплекс формирует индивидуальные задания для каждого зарегистрированного в системе студента и устанавливает время прохождения тестирования. Результатом тестирования является процент правильных ответов, с учетом индивидуального семестрового рейтинга студента формируется итоговый балл и выставление зачета по дисциплине.

При этом для подготовки к устным опросам, а также при выполнении практических, лабораторных работ, студентам рекомендуется пользоваться следующими методическими указаниями и курсом лекций:

- 1) Курс лекций доступен по ссылке: <https://www.mivlgu.ru/iop/course/view.php?id=639>
- 2) Методические указания для практических занятий доступны по ссылке: <https://www.mivlgu.ru/iop/course/view.php?id=639>
- 3) Методические указания для лабораторных занятий доступны по ссылке: <https://www.mivlgu.ru/iop/course/view.php?id=639>

Максимальная сумма баллов, набираемая студентом по дисциплине равна 100.

Оценка в баллах	Оценка по шкале	Обоснование	<i>Уровень сформированности компетенций</i>
Более	«Отлично»	Содержание курса освоено	<i>Высокий уровень</i>

80		полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному	
66-80	«Хорошо»	Содержание курса освоено полностью, без пробелов, некоторые практические навыки работы с освоенным материалом сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые виды заданий выполнены с ошибками	<i>Продвинутый уровень</i>
50-65	«Удовлетворительно»	Содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые из выполненных заданий, возможно, содержат ошибки	<i>Пороговый уровень</i>
Менее 50	«Неудовлетворительно»	Содержание курса не освоено, необходимые практические навыки работы не сформированы, выполненные учебные задания содержат грубые ошибки	<i>Компетенции не сформированы</i>

3. Задания в тестовой форме по дисциплине

Примеры заданий:

Примеры вопросов закрытого типа

1. Какого состояния нет у микросхемы, имеющей тип выходного каскада «с 3 состояниями»

Логический 0

Логическая 1

Высокий уровень тока логической 1 и низкий уровень тока логического 0

Нет тока логического 0 и 1

2. Какой из триггеров относится к классу счетных

RS

D

T

JK

Примеры вопросов открытого типа

1. Если полный дешифратор имеет число входов, равное 5, то количество выходов дешифратора равно. В ответ запишите число.
2. Сколько минимум адресных входов должен содержать мультиплексора 6- \rightarrow 1. В ответ запишите число.

Полный перечень тестовых заданий с указанием правильных ответов, размещен в банке вопросов на информационно-образовательном портале института по ссылке <https://www.mivlgu.ru/iop/question/edit.php?courseid=639&category=29556%2C21715&qbshowtext=0&qbshowtext=1&recurse=0&showhidden=0>

Оценка рассчитывается как процент правильно выполненных тестовых заданий из их общего числа.